

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
6. Mai 2005 (06.05.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2005/041196 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: **G11C 11/34,**  
H01L 45/00

52056 Aachen (DE). LETI, CEA-Grenoble [FR/FR]; 17,  
rue des Martyrs, 38054 Grenoble (FR).

(21) Internationales Aktenzeichen: PCT/EP2004/011812

(72) Erfinder; und

(22) Internationales Anmeldedatum:  
19. Oktober 2004 (19.10.2004)

(75) Erfinder/Anmelder (*nur für US*): **HARING-BOLI-**  
**VAR, Peter** [DE/BE]; Turmstrasse 19, B-4730 Raeren  
(BE). **BECHEVET, Bernard** [FR/FR]; 1, allée de la  
Challandière, Cidex 334, F-38640 Claix (FR). **SOSA,**  
**Veronique** [FR/FR]; resid. La Tour Mont Blanc, 15,  
Boulevard Mar. Leclerc, F-38000 Grenoble (FR). **KIM,**  
**Dae-Hwang** [DE/DE]; Kastanienweg 13, 52074 Aachen  
(DE). **KURZ, Heinrich** [DE/DE]; II Rote Haag Weg  
1b, 52076 Aachen (DE). **MERGET, Florian** [DE/DE];  
Marienbongart 10, 52062 Aachen (DE).

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
103 49 750.1 23. Oktober 2003 (23.10.2003) DE

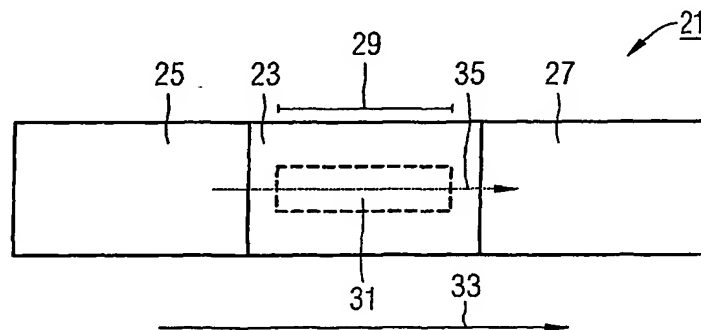
(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von*  
*US*): **RHEINISCH-WESTFÄLISCHE TECHNISCHE**  
**HOCHSCHULE AACHEN** [DE/DE]; Templergraben 55,

(74) Anwalt: **HIEBSCH & BEHRMANN**; Heinrich-Weber-  
Platz 1, 78224 Singen (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: PHASE CHANGE MEMORY, PHASE CHANGE MEMORY ASSEMBLY, PHASE CHANGE MEMORY CELL, 2D  
PHASE CHANGE MEMORY CELL ARRAY, 3D PHASE CHANGE MEMORY CELL ARRAY AND ELECTRONIC COMPO-  
NENT

(54) Bezeichnung: PHASENWECHSELSPEICHER, PHASENWECHSELSPEICHERANORDNUNG, PHASENWECHSEL-  
SPEICHERZELLE, 2D-PHASENWECHSELSPEICHERZELLEN-ARRAY, 3D-PHASENWECHSELSPEICHERZELLEN-AR-  
RAY UND ELEKTRONIKBAUSTEIN



(57) Abstract: The current flow restriction used to switch a phase change memory (PC-RAM) poses a significant problem in known phase change memories. The construction of said memories is based on a vertical current conduction that is perpendicular to the lateral extension of the phase change memory, between two electrical contacts lying one above the other. To achieve a particularly efficient current restriction, the inventive phase change memory comprises a memory material layer consisting of a phase change material and first and second electrical contacts that are located at a distance from one another, via which a switching zone of the memory material layer is traversed by a current signal. Said current signal can be used to induce a phase change between a crystalline phase and an amorphous phase and thus a change in resistance of the phase change material in the switching zone. The novel concept of the inventive phase change memory is characterised in that the switching zone is located along the lateral extension of the phase change memory between the first and second electrical contacts, whereby the current signal is conducted through the switching zone along said lateral extension. This permits in particular a traversing surface area for the current conduction, which is formed perpendicularly to the lateral extension, and thus the switching current that is required for a current signal to be considerably reduced. The invention also relates to a phase change memory assembly, a phase change memory cell, a 2D phase change memory cell array, a 3D phase change memory cell array and an application-related component comprising an integrated memory function and/or logic function.

[Fortsetzung auf der nächsten Seite]

WO 2005/041196 A1



(81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,

TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) **Zusammenfassung:** Die Stromflussbegrenzung zum Schalten eines Phasenwechspeichers (PC-RAM) ist ein wesentliches Problem bei Phasenwechspeichern bekannter Art. Deren Aufbau basiert auf einer vertikalen Stromführung, die senkrecht zur lateralen Ausdehnung des Phasenwechspeichers zwischen zwei übereinander liegenden elektrischen Kontakten erfolgt, basiert. Eine besonders effiziente Strombegrenzung wird erreicht bei einem Phasenwechspeicher mit einer Speichermaterialschicht eines Phasenwechspeichermaterials und einem ersten und zweiten elektrischen Kontakt, die voneinander beabstandet sind und über die ein Schaltbereich der Speichermaterialschicht von einem Stromsignal durchsetzbar ist, wobei mittels dem Stromsignal ein Phasenwechsel zwischen einer kristallinen Phase und einer amorphen Phase und damit eine Widerstandsänderung des Phasenwechspeichermaterials im Schaltbereich induzierbar ist. Im Rahmen des neuen Konzepts ist bei einem solchen Phasenwechspeicher vorgesehen, dass der Schaltbereich entlang einer lateralen Ausdehnung des Phasenwechspeichers zwischen dem ersten und dem zweiten elektrischen Kontakt angeordnet ist, wobei eine Stromführung des Stromsignals durch den Schaltbereich entlang der lateralen Ausdehnung erfolgt. Unter anderem lässt sich auf diese Weise eine senkrecht zur lateralen Ausdehnung gebildete Durchtrittsfläche der Stromführung und damit der für ein Stromsignal benötigte Schaltstrom erheblich verringern. Die Erfindung führt auch auf eine Phasenwechspeicheranordnung, eine Phasenwechspeicherzelle, ein 2D-Phasenwechspeicherzellen-Array, ein 3D-Phasenwechspeicherzellen-Array und einen anwendungs-bezogener Baustein mit integrierter Speicher-und/oder Logik-Funktion.